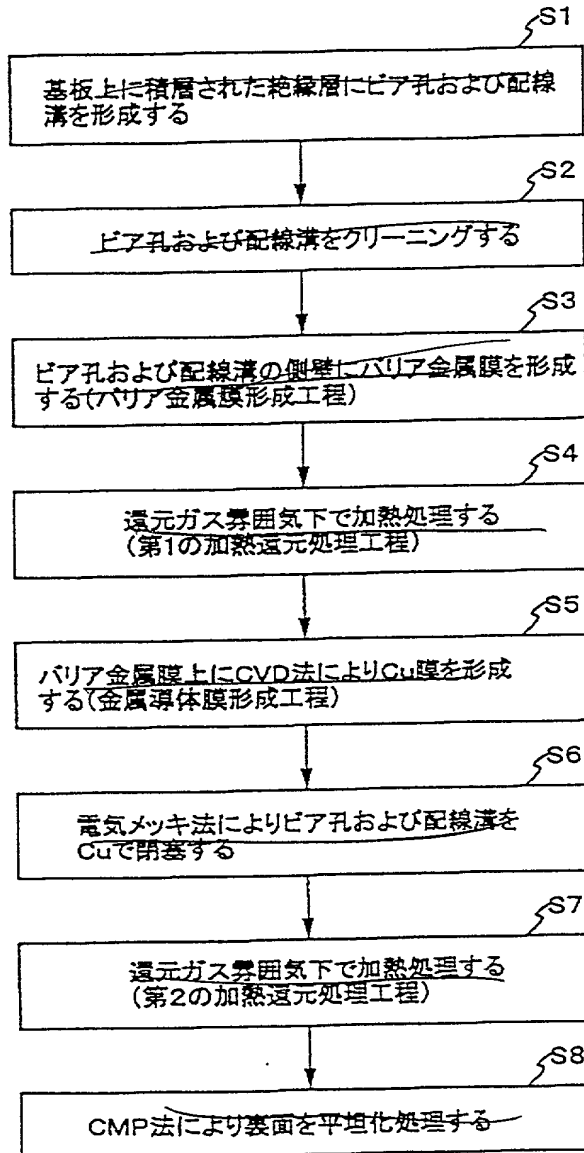


【書類名】

図面

【図1】

FIG 1



VIA AND GROOVE FORMATION

VIA AND GROOVE CLEANING

FORM A BARRIER CONDUCTOR LAYER

1st ANNEALING PROCESS IN 1st REDUCING ATMOSPHERE

FORM A METAL (Cu) FILM BY CVD

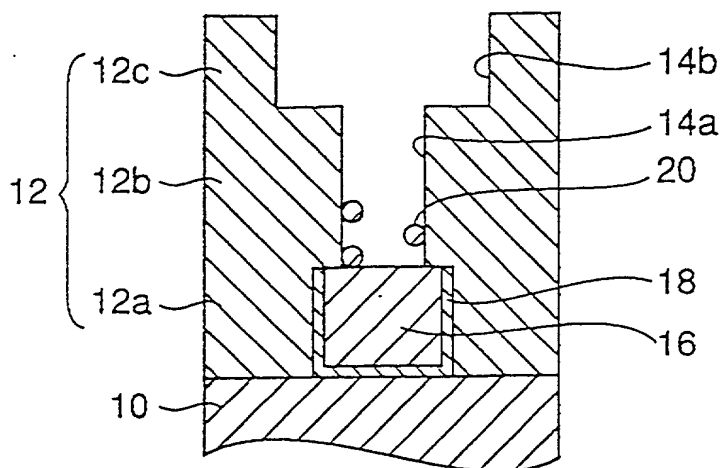
FILL VIA AND GROOVE BY ELECTROLYTIC PLATING OF Cu

2nd ANNEALING PROCESS IN 2nd REDUCING ATMOSPHERE

PLANARIZATION BY CMP

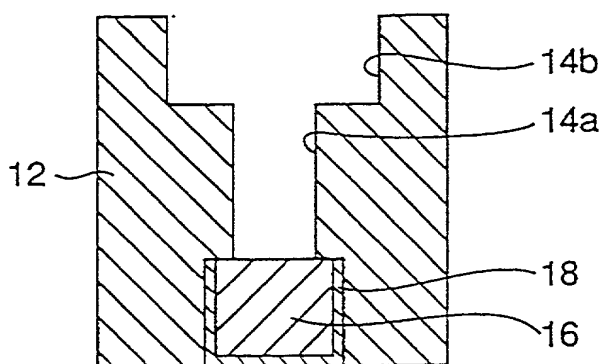
【図2】

FIG 2



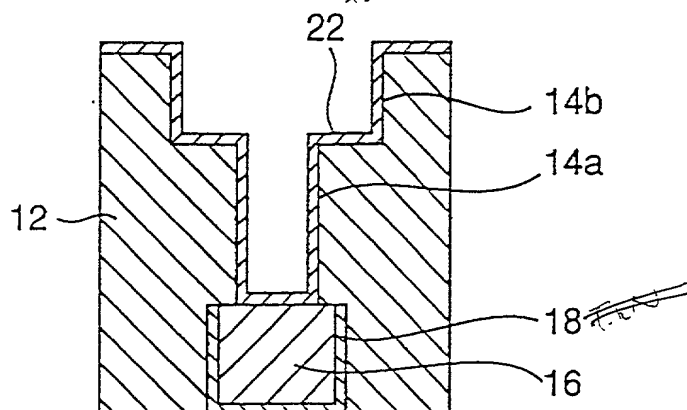
【図3】

FIG 3



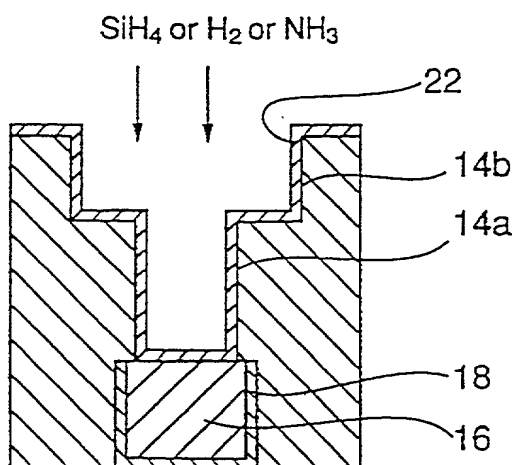
【図 4】

FIG 4



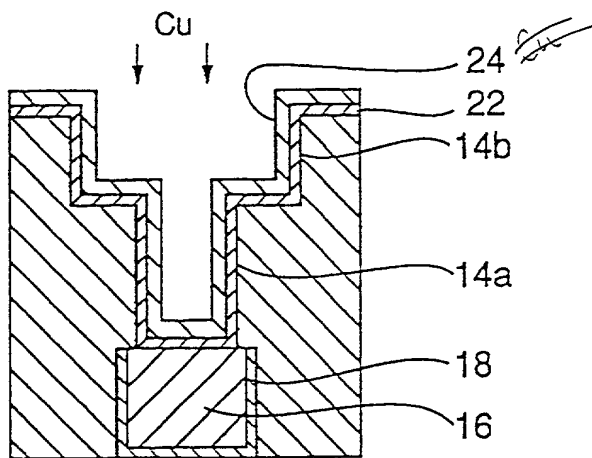
【図 5】

FIG 5



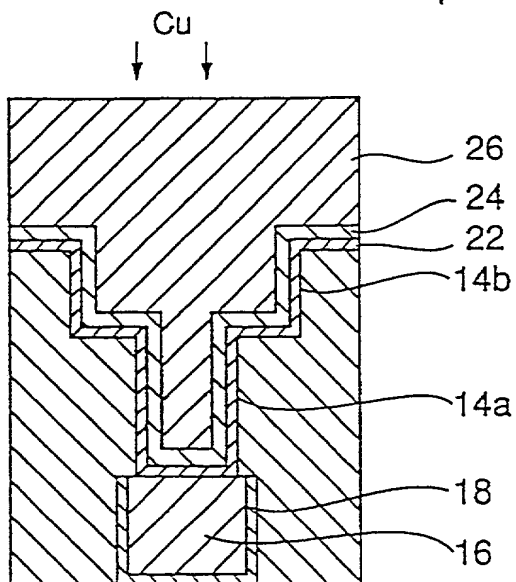
【図 6】

FIG 6



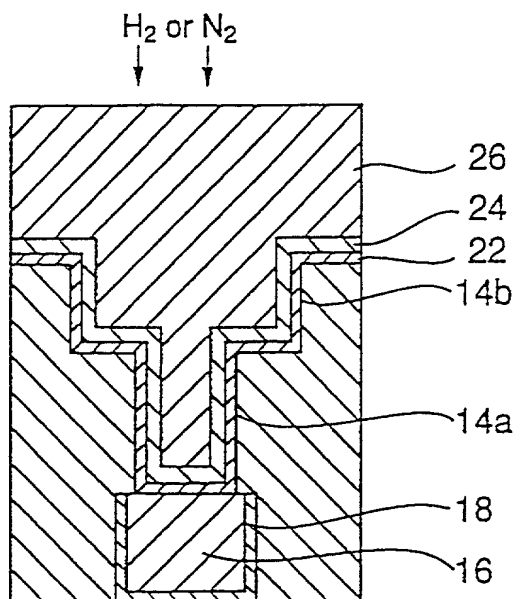
【図 7】

FIG 7



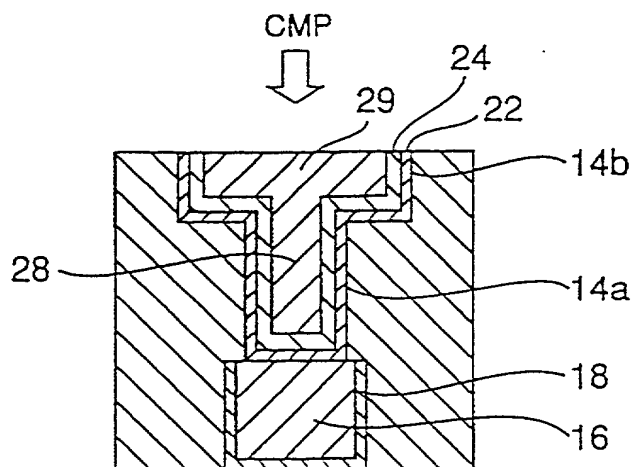
【図 8】

FIG 8



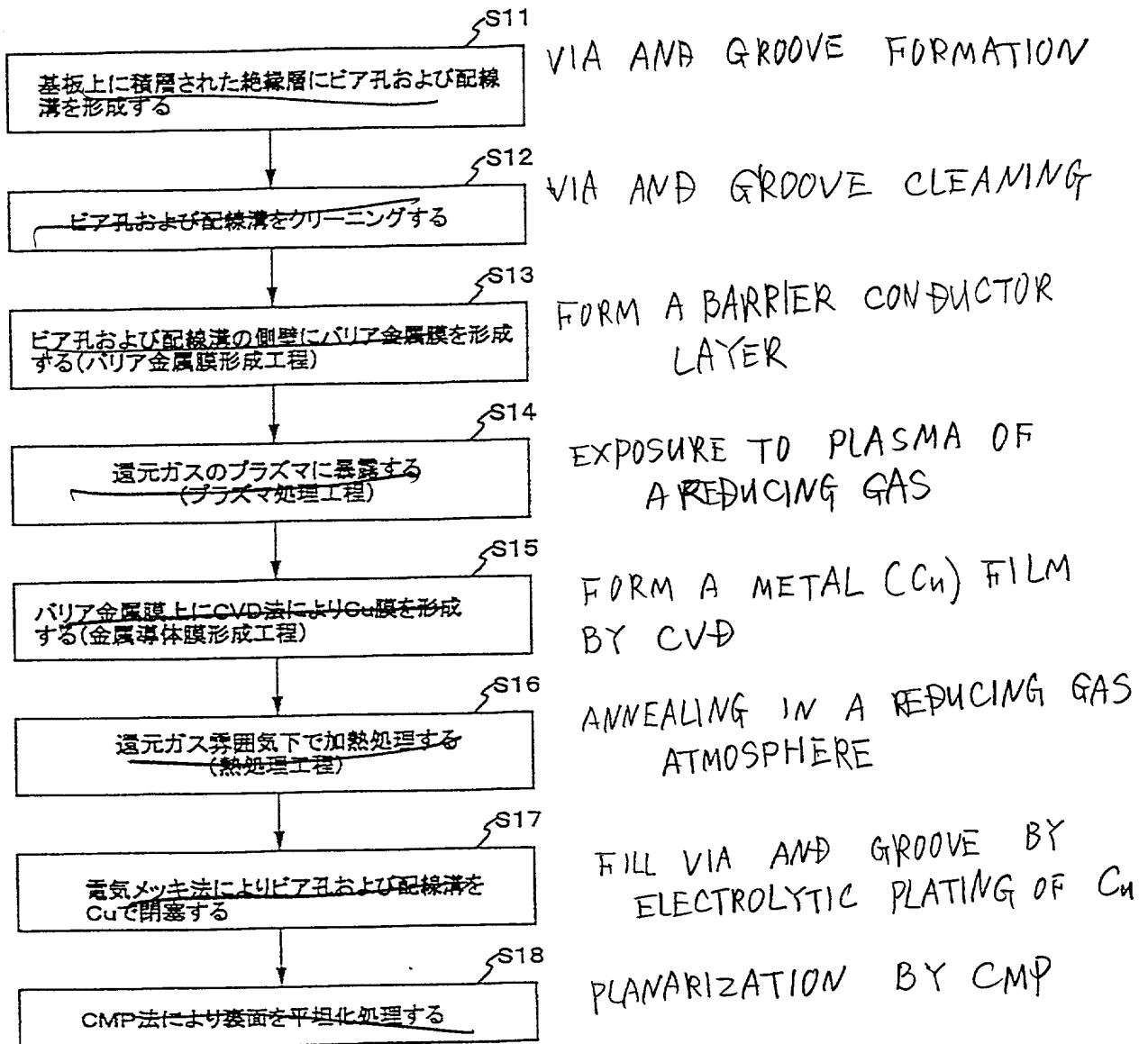
【図 9】

FIG 9



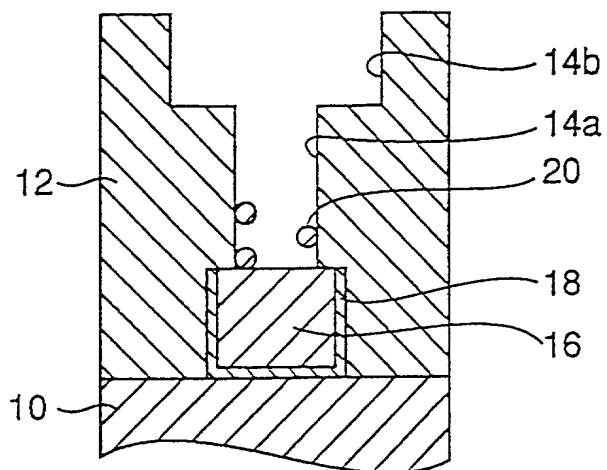
【図10】

FIG 10



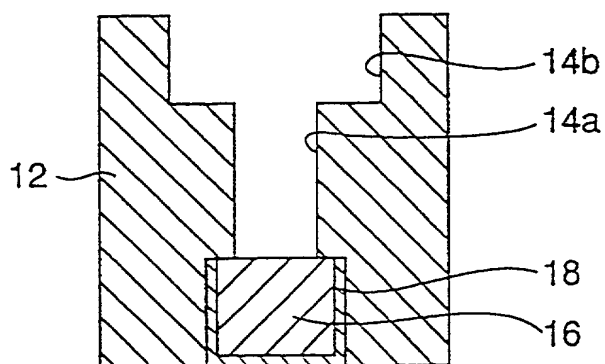
【図11】

FIG 11



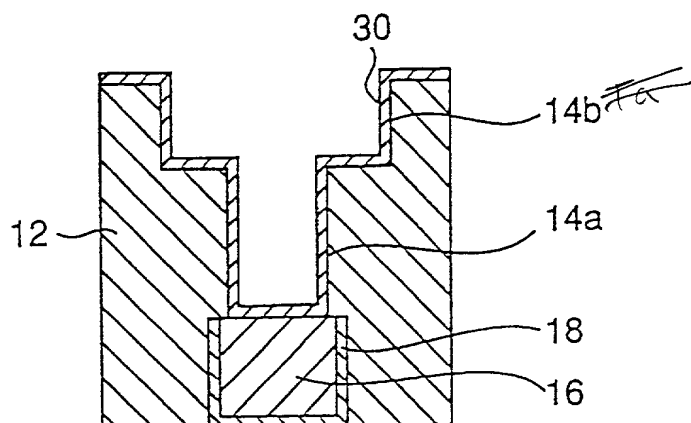
【図12】

FIG 12



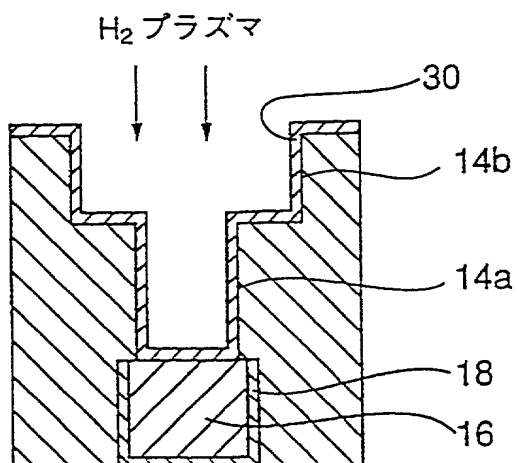
【図 1 3】

FIG 13



【図 1 4】

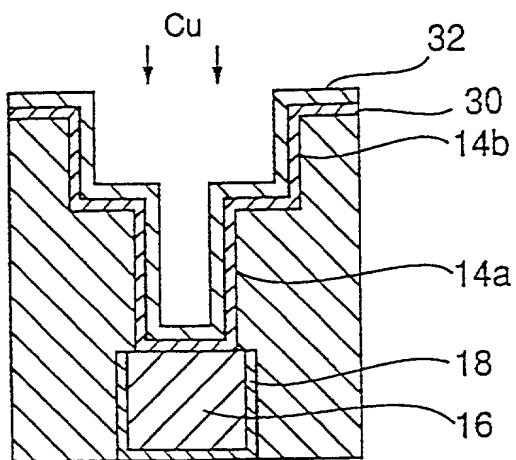
FIG 14





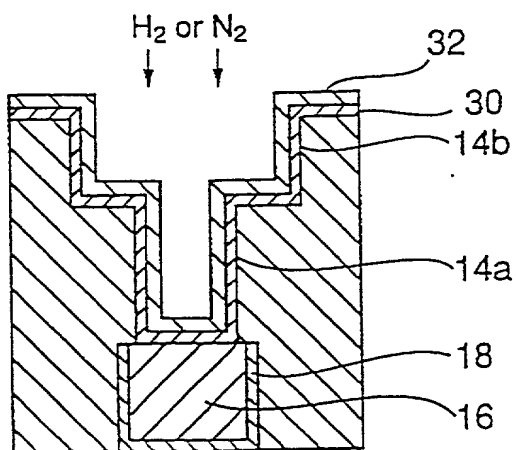
【図 1 5】

FIG 15



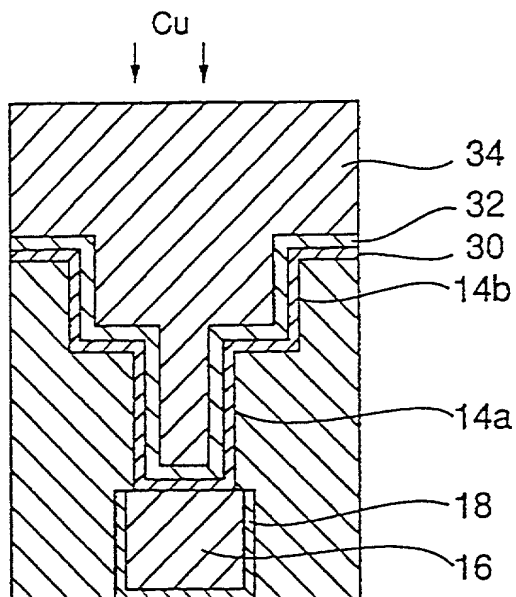
【図 1 6】

FIG 16



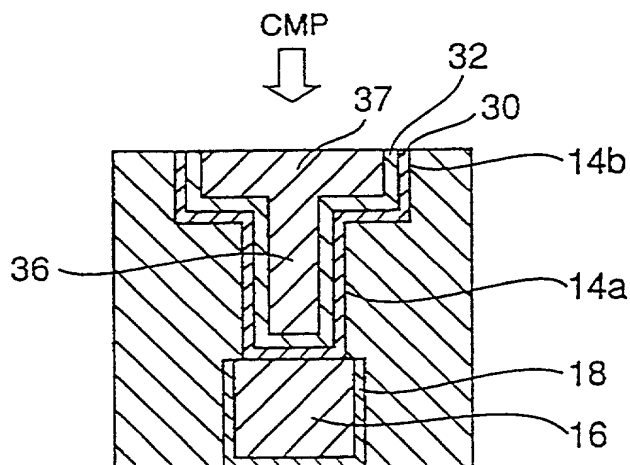
【図 17】

FIG 17



【図 18】

FIG 18

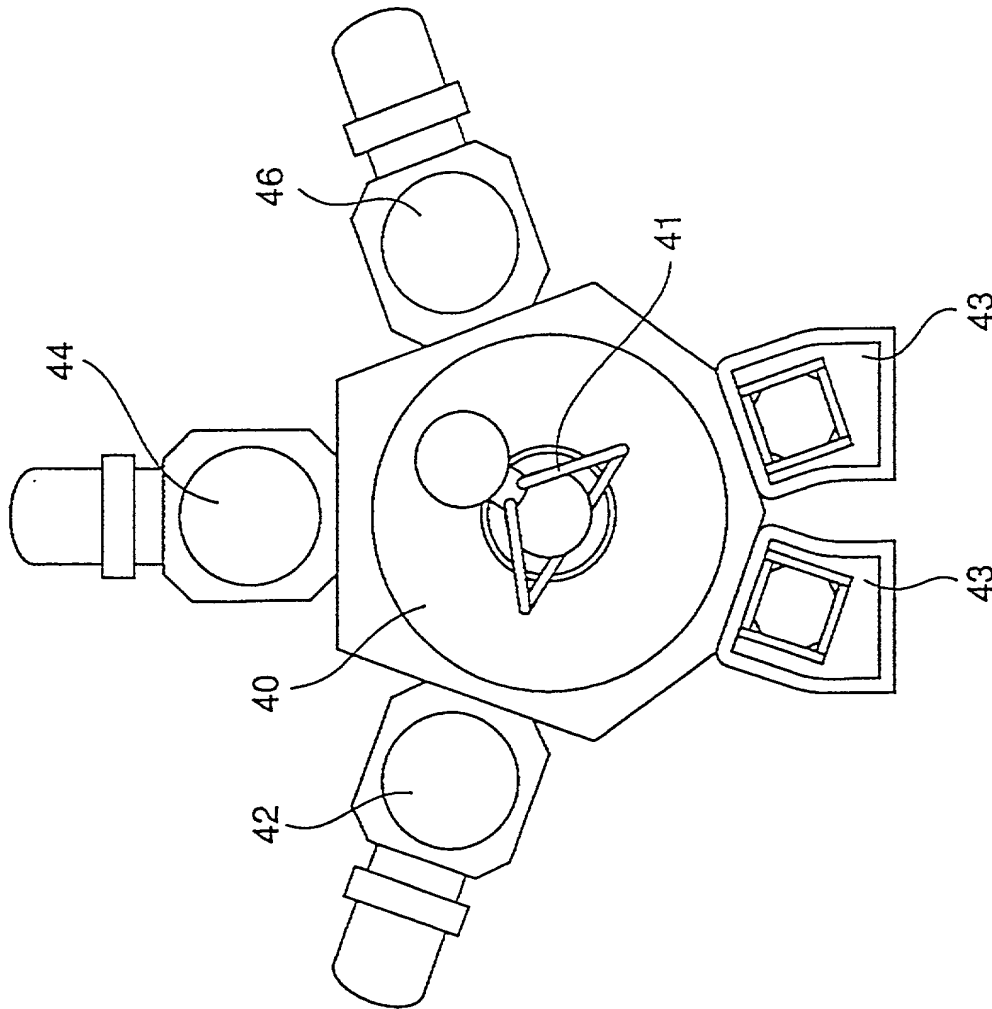


【表 1】

	BARRIER CONDUCTOR	METAL FILM	第1の還元 処理の還元性ガス	第2の還元 処理の還元性ガス	プラズマ 処理の原料	熱処理の 還元性ガス	TAPE TEST	STRENGTH TEST (MPa)
EXP 実施例1	TaN(PVD)	Cu(CVD)	NH <sub>3</sub>	H <sub>2</sub>	—	—	○	68
EXP 実施例2	TaN(PVD)	Cu(CVD)	SiH <sub>4</sub>	H <sub>2</sub>	—	—	○	74
EXP 実施例3	TaN(PVD)	Cu(CVD)	H <sub>2</sub>	H <sub>2</sub>	—	—	○	69
EXP 実施例4	WN(CVD)	Cu(CVD)	SiH <sub>4</sub>	H <sub>2</sub>	—	—	○	64
EXP 実施例5	WN(CVD)	Cu(CVD)	—	—	H <sub>2</sub>	—	○	75
COMP 比較例1	TaN(PVD)	Cu(CVD)	—	—	—	—	×	31
COMP 比較例2	TaN(PVD)	Cu(CVD)	—	H <sub>2</sub>	—	—	×	44
COMP 比較例3	TaN(PVD)	Cu(CVD)	NH <sub>3</sub>	—	—	—	×	—
COMP 比較例4	TaN(PVD)	Cu(CVD)	SiH <sub>4</sub>	—	—	—	×	—
COMP 比較例5	TaN(PVD)	Cu(CVD)	H <sub>2</sub>	—	—	—	×	—
REF 参考例	TaN(PVD)	Cu(PVD) +Cu(CVD)	—	H <sub>2</sub>	—	—	○	69

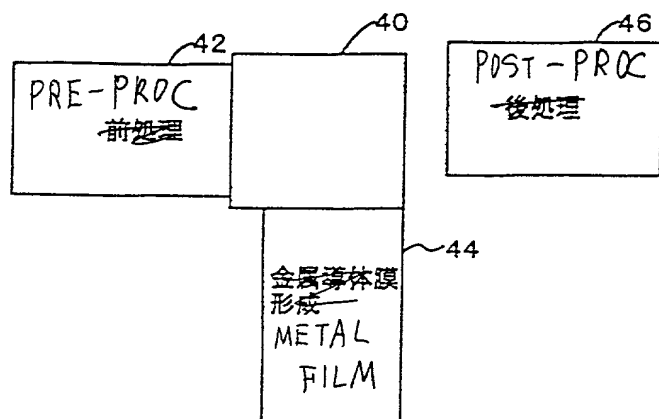
ここで、バリア金属膜等を形成するベースとなる基板10はいずれもSiウェハであり、金属導体膜は特に断らない限りすべてCVD法により形成したCu膜である。実施例1～4は前記本実施の形態の第1の例に対応するものであり、表

【図19】



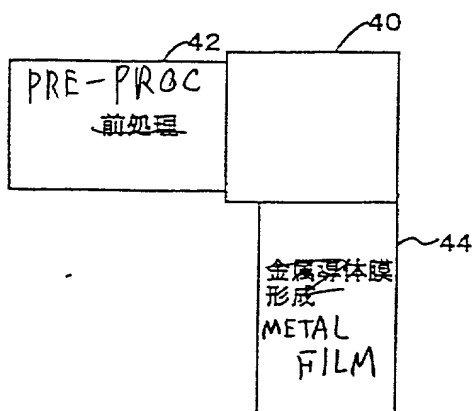
【図 20】

F I G 21



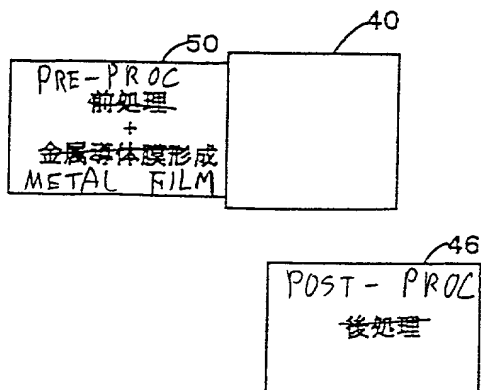
【図 21】

F I G 22



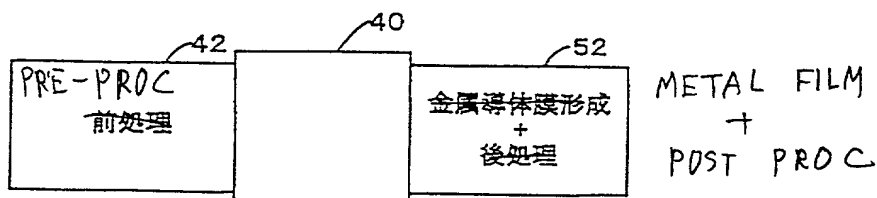
【図 2 2】

FIG 23



【図 2 3】

FIG 24



【図 2 4】

FIG 25

